

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-163544

(43)Date of publication of application : 19.06.1998

(51)Int.Cl. H01L 43/08  
G11B 5/39  
H01L 43/12

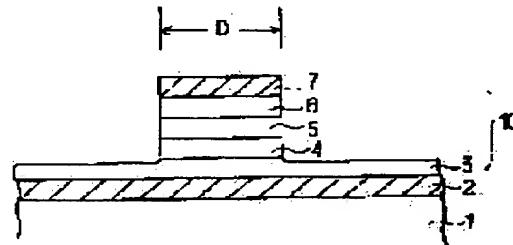
(21)Application number : 08-319255 (71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 29.11.1996 (72)Inventor : TANUMA TOSHIO  
KUME MINORU

## (54) MAGNETORESISTIVE EFFECT ELEMENT AND MANUFACTURE THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide magnetoresistive effect element and manufacture thereof, whereby a current flows in the thickness direction of a magnetoresistance effect film is produced, without causing the electric short-circuit at the side of the magnetoresistive effect film, and magnetic field detecting region of the magnetoresistive effect film is reduced.



**SOLUTION:** A magnetoresistance effect element has a magnetoresistive effect film 10, having a laminated structure of an upper magnetic film 6 and lower magnetic films 4, 3 with a nonmagnetic layer 5 inserted therebetween. The film 10 is disposed at a magnetic field detecting region D between an upper and lower electrode layers 7, 2. Other regions are etched, so as to leave the upper and non-magnetic layers 6, 5 in the detection region D.

### LEGAL STATUS

[Date of request for examination] 28.06.2002

[Date of sending the examiner's decision of

[rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-163544

(43)公開日 平成10年(1998)6月19日

(51)Int.Cl.<sup>6</sup>  
H 01 L 43/08  
G 11 B 5/39  
H 01 L 43/12

識別記号

F I  
H 01 L 43/08  
G 11 B 5/39  
H 01 L 43/12

Z

審査請求 未請求 請求項の数7 O.L (全8頁)

(21)出願番号 特願平8-319255

(22)出願日 平成8年(1996)11月29日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 田沼 俊雄

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(72)発明者 久米 実

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

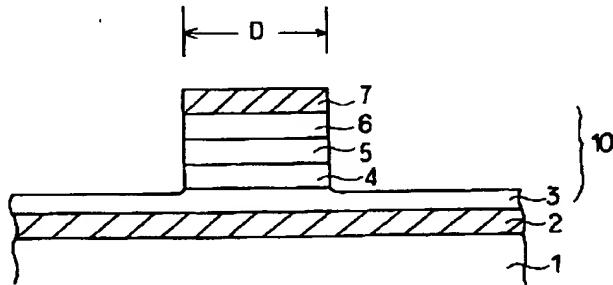
(74)代理人 弁理士 目次 誠 (外1名)

(54)【発明の名称】 磁気抵抗効果素子及びその製造方法

(57)【要約】

【課題】 磁気抵抗効果膜10の膜厚方向に電流を流す  
ことができ、かつ磁気抵抗効果膜10の側部における電  
気的な短絡を生じることなく製造することができ、磁  
気抵抗効果膜10の磁界検出領域Dの狭小化を図るこ  
とができる磁気抵抗効果素子及びその製造方法を得る。

【解決手段】 上部磁性層6と下部磁性層4、3の間に  
非磁性層5を介在させた積層構造を有する磁気抵抗効  
果膜10を、上部電極層7と下部電極層2の間の磁界検  
出領域Dに設けた磁気抵抗効果素子であり、上部磁性層6  
または上部磁性層6と非磁性層5が磁界検出領域Dに残  
るようにその他の領域をエッチングすることによって限  
定的に形成されていることを特徴としている。



## 【特許請求の範囲】

【請求項1】 上部磁性層と下部磁性層の間に非磁性層を介在させた積層構造を有する磁気抵抗効果膜、上部電極層と下部電極層の間の磁界検出領域に設けた磁気抵抗効果素子において、

前記上部磁性層または前記上部磁性層と前記非磁性層が前記磁界検出領域に残るようにその他の領域をエッティングすることによって限られた形で形成されていることを特徴とする磁気抵抗効果素子。

【請求項2】 前記上部磁性層が第1の強磁性層であり、前記下部磁性層が第2の強磁性層の下方に反強磁性層を設けた積層膜であり、前記非磁性層が非磁性導電層である請求項1に記載の磁気抵抗効果素子。

【請求項3】 前記上部磁性層が第1の強磁性層であり、前記下部磁性層が前記第1の強磁性層よりも保磁力の大きい第2の強磁性層であり、前記非磁性層が非磁性導電層である請求項1に記載の磁気抵抗効果素子。

【請求項4】 前記上部磁性層が第1の強磁性層であり、前記下部磁性層が第2の強磁性層であり、前記非磁性層が非磁性絶縁層である請求項1に記載の磁気抵抗効果素子。

【請求項5】 上部磁性層と下部磁性層の間に非磁性層を介在させた積層構造を有する磁気抵抗効果膜、上部電極層と下部電極層の間の磁界検出領域に設けた磁気抵抗効果素子を製造する方法であって、

前記下部電極層の上に前記磁気抵抗効果膜を形成する工程と、

前記上部磁性層より下方の前記磁気抵抗効果膜内の層に達するまで、前記磁界検出領域以外の領域をエッティングすることにより、前記磁気抵抗効果膜の前記磁界検出領域を定める工程とを備える磁気抵抗効果素子の製造方法。

【請求項6】 前記エッティング工程前の磁気抵抗効果膜の上に前記上部電極層を形成する工程をさらに備え、前記エッティング工程において前記上部電極層と前記磁気抵抗効果膜を前記所定の層に達するまでエッティングする請求項5に記載の磁気抵抗効果素子の製造方法。

【請求項7】 前記エッティング工程後の磁気抵抗効果膜の上に前記上部電極層を選択的に形成する工程をさらに備える請求項5に記載の磁気抵抗効果素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、磁気抵抗効果素子及びその製造方法に関するものであり、特に巨大磁気抵抗(GMR)を示す磁気抵抗効果素子及びその製造方法に関するものである。

## 【0002】

【従来の技術】磁気抵抗効果素子(MR素子)は、磁場印加による磁気抵抗効果膜の磁気抵抗の変化を検出することにより、磁界強度及びその変化を測定するための素

子である。このような磁気抵抗効果素子を組み込んだ再生ヘッド(MRヘッド)は、従来の誘導型ヘッドに比べ磁気感度が高いので、ハード・ディスク装置の再生ヘッドとして検討されている。このようなMRヘッドの感度を高めることにより、ハード・ディスク装置の面記録密度を向上させることができる。従って、感度に対応するMR比の高い磁気抵抗効果膜の開発が近年盛んに進められている。

【0003】大きなMR比を示す素子として、巨大磁気抵抗効果素子(GMR素子)が知られている。このようなGMR素子として、強磁性層／非磁性導電層／強磁性層／反強磁性層を基本構成単位とするスピンドル型の積層膜、強磁性層／非磁性導電層／強磁性層を基本構成単位とし強磁性層が互いに保磁力の異なる保磁力差型の積層膜、及び強磁性層／非磁性導電層を多数回繰り返し積層した人工格子型の積層膜などが知られている。

【0004】これらの積層膜において、電流は主に非磁性導電層中を流れると考えられており、非磁性導電層と強磁性層の界面における電子の散乱状態が磁界強度の変化によって変化し、これによって電気抵抗が変化するものと考えられている。これらの積層膜を用いたMR素子においては、積層膜の膜面方向に沿って一对の電極を対向して設け、これらの電極間の領域を磁界検出領域としている。従って、磁界検出領域の幅は電極間の距離によって定められる。

## 【0005】

【発明が解決しようとする課題】しかしながら、磁気記録の分野においては、高密度化が望まれており、このため磁気記録のトラック幅を狭小化することが要望されている。このようなトラック幅の狭小化に伴い、MR素子においても磁界検出領域を狭小化することが検討されている。

【0006】また、上述のように巨大磁気抵抗を示す積層膜では、非磁性導電層と強磁性層の界面の電子の散乱状態がMR比の変化に寄与する。従来のGMR素子では、電流が膜面方向に沿って非磁性導電層中を流れているため、界面領域における電子の散乱状態の影響が磁気抵抗の変化に十分に反映されていないと考えられる。このような観点からは、積層膜の上方及び下方に電極層を設け、積層膜の膜面方向に対し略垂直方向に電流を流す構成が考えられる。このような構成にすることにより、積層膜を流れる電流はより多くの界面領域における電子の散乱状態の影響を受け、MR比が向上することが期待される。

【0007】本発明の目的は、磁界検出領域の狭小化に対応することができ、かつMR比を向上させることができる新規なMR素子の構造及びその製造方法を提供することにある。

## 【0008】

【課題を解決するための手段】本発明の磁気抵抗効果素子は、上部電極層と下部電極層の間に非磁性層を介在させた積層構造を有する磁気抵抗効果膜を、上部電極層と下部電極層の間の磁界検出領域に設けた磁気抵抗効果素子であり、上部磁性層または上部電極層と非磁性層が磁界検出領域に残るようにその他の領域をエッティングすることによって限定的に形成されていることを特徴としている。

【0009】本発明に従えば、上部磁性層または上部磁性層と非磁性層の磁界検出領域以外の領域をエッティングすることにより、磁気抵抗効果膜の磁界検出領域を限定的に形成している。このため、従来の電極間の領域により磁界検出領域を定める場合に比べ、磁界検出領域の狭小化を図ることができる。従って、MRヘッドに適応した場合に、トラック幅の狭小化が可能となり、高密度記録に対応することができる。

【0010】また、本発明の磁気抵抗効果素子においては、上部電極層と下部電極層を設け、磁気抵抗効果膜の膜厚方向に電流を流しているため、磁性層と非磁性層の境界における電子の散乱状態の影響を大きく受けることができ、より大きなMR比を発揮することが可能である。

【0011】また本発明に従えば、上部磁性層または上部磁性層と非磁性層の磁界検出領域以外の領域をエッティングすることによって磁気抵抗効果膜の磁界検出領域を限定的に形成している。従って、磁気抵抗効果膜の下方の下部電極層はエッティング加工されず、エッティング加工によって下部電極層材料が磁気抵抗効果膜の側部に付着し、電気的な短絡等を生じることはない。従って、良好な品質状態で安定して効率よく製造することができる。

【0012】本発明の磁気抵抗効果素子における磁気抵抗効果膜としては、例えば、上述のスピナバルブ型積層膜や保磁力差型積層膜を用いることができる。この場合、上部磁性層及び下部磁性層のうち上部磁性層が磁界検出領域に限定的に形成される。従って、MR素子として磁界を検出する際、外部磁界によって磁化方向が変化する方の磁性層を上部磁性層とするのが一般的である。従って、スピナバルブ型積層膜の場合、ピン留めされない強磁性層を上部磁性層とし、反強磁性層との磁気的結合によってピン留めされる強磁性層を下部磁性層とすることが好ましい。

【0013】従って、磁気抵抗効果膜としてスピナバルブ型積層膜を用いる場合、上部磁性層を第1の強磁性層とし、下部強磁性層を第2の強磁性層の下方に反強磁性層が設けられる積層膜とし、非磁性層を非磁性導電層とする。

【0014】また、磁気抵抗効果膜として、上述の保磁力差型積層膜を用いる場合には、一対の強磁性層のうち保磁力の小さい強磁性層を上部磁性層とし、保磁力の大きい磁性層を下部磁性層とする。従って、上部磁性層が

相対的に保磁力の小さい第1の強磁性層であり、下部磁性層が相対的に保磁力の大きい第2の強磁性層であり、非磁性層が非磁性導電層となる。

【0015】また、本発明の磁気抵抗効果素子の磁気抵抗効果膜として、一対の強磁性層の間に非磁性絶縁層を備えた積層構造を有する強磁性トンネル接合型磁気抵抗効果膜を用いることができる。この場合も、外部磁界によって磁化方向が変化する強磁性層を上部磁性層となるよう形成する。一対の強磁性層が同種の強磁性層からなる場合には、何れか一方の強磁性層を上部磁性層として形成する。また、この場合非磁性層は、非磁性絶縁層となる。

【0016】本発明における磁気抵抗効果膜に用いられる強磁性層は、キューリー温度が素子使用温度を超えた温度である強磁性体から形成された層であれば特に限定されるものではない。具体的には、NiFe層とCo層の積層膜や、NiFe層、Co層、これらの合金等からなる強磁性層などが挙げられる。強磁性層の膜厚は、一般に1～10nm程度である。

【0017】本発明における磁気抵抗効果膜に用いられる非磁性導電層は、素子使用温度において非磁性体であり、導電性に優れたものであれば特に限定されるものではなく、例えば、Cu層、Ag層などが挙げられる。非磁性導電層の膜厚は、一般に1～5nm程度である。

【0018】本発明における磁気抵抗効果膜に用いられる反強磁性層は、ネール温度が素子使用温度を超えた温度である反強磁性体から形成された層であれば特に限定されるものではない。具体的には、FeMn層、NiO層、及びNiMn層などが挙げられる。反強磁性層の膜厚は、一般に5～25nm程度である。

【0019】本発明における磁気抵抗効果膜の非磁性絶縁層は、素子使用温度において非磁性体であり、絶縁性を有するものであれば特に限定されるものではなく、例えば、Al<sub>2</sub>O<sub>3</sub>層、SiO<sub>2</sub>層などが挙げられる。非磁性絶縁層の膜厚は、一般に1～5nm程度である。

【0020】本発明の磁気抵抗効果素子は、一般に基板上に形成されるが、基板の材質は非磁性であれば特に限定されるものではなく、例えば、Si、TiC、Al<sub>2</sub>O<sub>3</sub>、及びガラスなどの基板が用いられる。

【0021】本発明の製造方法は、上部磁性層と下部磁性層の間に非磁性層を介在させた積層構造を有する磁気抵抗効果膜を、上部電極層と下部電極層の間の磁界検出領域に設けた磁気抵抗効果素子を製造する方法であり、下部電極層の上に磁気抵抗効果膜を形成する工程と、上部磁性層より下方の磁気抵抗効果膜内の層に達するまで、磁界検出領域以外の領域をエッティングすることにより、磁気抵抗効果膜の磁界検出領域を定める工程とを備えている。磁気抵抗効果膜としては、上記本発明の磁気抵抗効果素子における磁気抵抗効果膜と同様のものを形成することができる。

【0022】本発明の製造方法によれば、上部磁性層より下方の磁気抵抗効果膜内の層に達するまで磁界検出領域以外の領域をエッティングすることにより、磁気抵抗効果膜の磁界検出領域を定めている。従って、エッティング工程において、磁気抵抗効果膜より下方に位置する下部電極層がエッティングされることなく、下部電極層材料が磁気抵抗効果膜の側部に付着するのを防止することができる。従って、製造工程において電気的短絡を生じることなく磁気抵抗効果素子を製造することができる。

【0023】本発明の製造方法において、上部電極層は、エッティング工程前の磁気抵抗効果膜の上に形成し、エッティング工程において磁気抵抗効果膜と共に所定の形状に、すなわち磁界検出領域の形状となるようにパターンングしてもよい。また、磁気抵抗効果膜をエッティングした後に、上部電極層を選択的に形成してもよい。このような場合、例えば、上部電極層形成領域以外の領域をマスクし、上部電極層を形成した後にマスクを除去する、いわゆるリフトオフ法により形成することができる。

#### 【0024】

【発明の実施の形態】図1は、本発明に従う一実施例の磁気抵抗効果素子を示す断面図であり、図2は平面図である。

【0025】図1に示す磁気抵抗効果素子においては、磁気抵抗効果膜としてスピンドル型の積層膜が用いられている。図1を参照して、基板1の上には下部電極層2が形成されている。基板1の材質は、例えば、 $\text{Al}_2\text{O}_3 - \text{TiC}$ などの材料から形成されている。下部電極層2は、電気抵抗の低い材料が用いられ、例えば、Cuなどの材料が用いられる。本実施例では、下部電極層2の厚みは100nmとなるように形成されている。

【0026】下部電極層2の上には、反強磁性層3が形成されている。反強磁性層3上の磁界検出領域Dには、強磁性層4、非磁性導電層5、及び強磁性層6が形成されている。反強磁性層3、強磁性層4、非磁性導電層5、及び強磁性層6から磁気抵抗効果膜10が構成されている。本実施例では、反強磁性層3としてFeMn層(膜厚20nm)、強磁性層4としてNiFe層(膜厚5nm)、非磁性導電層5としてCu層(膜厚3nm)、及び強磁性層6としてNiFe層(膜厚10nm)が形成されている。

【0027】磁気抵抗効果膜10の最上層である強磁性層6の上には、上部電極層7が形成されている。本実施例では、上部電極層7として、Cu層(膜厚100nm)が形成されている。

【0028】図2を参照して、基板1上に形成されている下部電極層2及び反強磁性層3は、基板1の端部1aに接する領域において、端部1aに沿う方向に形成されている。MRヘッドの場合、基板1の端部1aは、ヘッド摺動面となる部分である。下部電極層2及び反強磁性

層3の中央の磁界検出領域Dにおいて略垂直方向に交差するように上部電極層7が設けられている。本実施例では、上部電極層7の下の磁気抵抗効果膜10は、上部電極層7と同様のパターン形状となるように形成されている。上部電極層7の端部には、Cuなどからなる電極リード層11が接続されている。また下部電極層2の端部にも、Cuからなる電極リード層12が接続されている。なお、電極リード層12が直接下部電極層2と接触するように、その接続部において反強磁性層3の一部が除去されていてもよい。

【0029】本実施例の磁気抵抗効果素子においては、上部電極層7と下部電極層2の間で電流が流れ、上部電極層7と下部電極層2の重なり部分がMR素子として機能する。上部電極層7と下部電極層2の間で電流が流れるので、電流が磁気抵抗効果膜10の膜面方向に対し略垂直方向、すなわち膜厚方向に流れれる。

【0030】本実施例の磁気抵抗効果膜10は、スピンドル型積層膜であるので、強磁性層4の磁化方向が反強磁性層3によってピン留めされており、強磁性層6の20磁化方向が外部磁界の影響で変化することにより強磁性層6と非磁性導電層5の境界領域における電子の散乱状態が影響を受ける。本実施例では、磁気抵抗効果膜10の膜厚方向に電流が流れるので、上記境界領域における電子の散乱状態の変化の影響をより大きく受けることができ、より大きなMR比を示すことができる。

【0031】図3は、図1及び図2に示す実施例の磁気抵抗効果素子を製造する工程を説明するための断面図である。図3を参照して、基板1の上に下部電極層2が積層されている。この下部電極層2の上に強磁性層3が積層されている。これらの薄膜は、例えば、イオンビームスパッタリング法により形成することができる。次に、図2に示すように、基板1上の端部1aに接する所定の領域にのみ下部電極層2及び反強磁性層3が残されるようにフォトリソグラフィ法によりパターンングする。

【0032】次に、図3に示すように、強磁性層4、非磁性導電層5、及び強磁性層6をこの順序で全面に形成する。さらに、強磁性層6の上に、上部電極層7を全面に形成する。これらの各層は、例えばイオンビームスパッタリング法により形成することができる。次に、図340に示すように、上部電極層7上の磁界検出領域Dにレジスト膜9を形成する。このレジスト膜9をマスクとして、上部電極層7及び磁気抵抗効果膜10のうちの強磁性層6、非磁性導電層5、及び強磁性層4の各層を、例えばスパッタリングによりエッティング除去する。このエッティングを、反強磁性層3内に到達するまで行う。次に、レジスト膜9を除去することにより、図1に示すような断面の構造を得ることができる。

【0033】次に、図2に示すように、上部電極層7と接続する電極リード層11を形成し、下部電極層2と接続する電極リード層12を形成する。これらの電極層1

1及び12は、例えば、形成領域以外をマスクしておき、形成後にマスクを除去するリフトオフ法により形成することができる。

【0034】以上のように、本実施例では、上部電極層7及び磁気抵抗効果膜10の一部を磁界検出領域Dにのみ残すようにエッティングする。このエッティングは、下部電極層2に達する前に終了する。従って、下部電極層2はエッティングされず、下部電極層材料が磁気抵抗効果膜10の側部に付着することはない。従って、本発明に従う磁気抵抗効果素子は、磁気抵抗効果膜の側部における電気的な短絡を生じることなく、製造することができる。

【0035】また、本発明に従う磁気抵抗効果素子は、磁界検出領域Dの形成後、磁気抵抗効果膜のエッティングによるパターニングで形成することができる。従って、従来の電極間距離で形成される磁界検出領域よりも狭小化を図ることができ、MRヘッドにおけるトラック幅の狭小化を図り磁気記録における高密度化に対応することができる。

【0036】図4は、図1に示す実施例において、バイアス層などの磁区制御層を形成した場合の構造を示す断面図である。図4に示すように、CoPtなどからなる磁区制御層13を形成する場合には、磁界検出の際、磁化方向が変化する強磁性層6と接するように設けることが好ましい。図4に示す実施例では、磁区制御層13の上面が強磁性層6の上面とほぼ一致するような高さで磁区制御層13が設けられている。この磁区制御層は以下の各実施例においても同様にして設けることができる。

【0037】図5は、本発明に従う他の実施例の磁気抵抗効果素子を示す断面図である。図5に示す実施例においては、磁気抵抗効果膜として、図1に示す実施例と同様にスピンドル型の積層膜が形成されている。図5に示す実施例では、強磁性層4も下部電極層2及び反強磁性層3と同様に図2に示すパターン形状に形成されている。従って、強磁性層4の上に、非磁性導電層5、強磁性層6、及び上部電極層7を全面に形成した後、これらの層を図3を参照して説明した方法と同様の方法で磁界検出領域D以外の領域をエッティング除去することにより、図2に示す上部電極層7と同じパターン形状に加工している。

【0038】図5に示す実施例においても、図1に示す実施例と同様に、磁気抵抗効果膜10の膜厚方向に電流を流すことができ、より大きなMR比を得ることができる。また、磁気抵抗効果膜10の磁界検出領域Dを形成するためのスペッタリングも、下部電極層2の上方で止められるので、下部電極層材料が磁気抵抗効果膜10の側部に付着することなく、電気的な短絡を生じることなく製造することができる。また磁気抵抗効果膜10の磁界検出領域Dをエッティングによるパターニングで形成することができるので、磁界検出領域Dの狭小化を図る

ことができる。

【0039】図6は、本発明に従うさらに他の実施例の磁気抵抗効果素子を示す断面図である。図6に示す実施例においては、磁気抵抗効果膜として、図1に示す実施例と同様にスピンドル型の積層膜が形成されている。図6に示す実施例では、非磁性導電層5及び強磁性層4を、下部電極層2及び反強磁性層3と同様に図2に示すパターン形状に形成した後、その上に強磁性層6及び上部電極層7を全面に形成し、その後、図3を参照して説明した製造プロセスにより、図2に示す上部電極層7のパターン形状にパターニングしている。

【0040】図6に示す実施例も、図5に示す実施例と同様に、大きなMR比を得ることができ、磁気抵抗効果膜10の側部に下部電極層材料が付着することなく製造することができ、かつ磁界検出領域Dの狭小化を図ることができる。

【0041】図7は、本発明に従うさらに他の実施例の磁気抵抗効果素子を示す断面図である。図7に示す実施例においては、磁気抵抗効果膜として、保磁力差型の積層膜が形成されている。磁気抵抗効果膜20は、下部電極層2の上に強磁性層14、非磁性導電層15、及び強磁性層16をこの順序で積層することにより形成されている。上方の強磁性層16は、下方の強磁性層14よりも保磁力が小さくなるように構成されている。本実施例では、強磁性層14としてCo層(膜厚5nm)、非磁性導電層15としてCu層(膜厚3nm)、強磁性層16としてNiFe層(膜厚10nm)が形成されている。

【0042】図7に示す実施例では、下部電極層2及び強磁性層14を、図2に示す下部電極層2と同様のパターン形状にパターニングした後、非磁性導電層15、強磁性層16、及び上部電極層7を全面に形成し、図3を参照して説明した製造プロセスによりパターニングして、図2に示す上部電極層7と同様のパターン形状にパターニングしている。

【0043】本実施例でも、磁気抵抗効果膜20の膜厚方向に電流が流れるので大きなMR比を得ることができる。また、製造工程において、下部電極層2をエッティングしないので、下部電極層材料が磁気抵抗効果膜20の側部に付着することなく製造することができる。また、磁気抵抗効果膜20の磁界検出領域Dをエッティングによるパターニングで形成しているので、従来のMR素子に比べ磁界検出領域の狭小化を図ることができる。

【0044】図8は、本発明に従うさらに他の実施例の磁気抵抗効果素子を示す断面図である。図8に示す実施例においては、磁気抵抗効果膜として、図7に示す実施例と同様に保磁力差型の積層膜が形成されている。図8に示す実施例では、非磁性導電層15も、下部電極層2及び強磁性層14と同様に、図2に示す下部電極層2のパターン形状に形成し、この非磁性導電層15の上に強

磁性層16及び上部電極層7を形成した後、図3を参照して説明した製造プロセスによりパターニングして、図2に示す上部電極層7のパターン形状にパターニングしている。

【0045】図8に示す実施例も、図7に示す実施例と同様に、大きなMR比を得ることができ、磁気抵抗効果膜20の側部に下部電極層材料が付着することなく製造することができ、かつ磁気抵抗効果膜20の磁界検出領域の狭小化を図ることができる。

【0046】図9は、本発明に従うさらに他の実施例の磁気抵抗効果素子を示す断面図である。図9に示す実施例においては、磁気抵抗効果膜として、強磁性トンネル接合型の磁気抵抗効果膜が用いられている。図9に示す実施例の磁気抵抗効果膜30は、強磁性層24、非磁性絶縁層25、及び強磁性層26をこの順序で積層することにより構成されている。本実施例では、強磁性層24としてCo層(膜厚5nm)、非磁性絶縁層25としてAl<sub>2</sub>O<sub>3</sub>層(膜厚2nm)、強磁性層26としてNiFe層(膜厚10nm)が形成されている。本実施例において用いるトンネル接合型磁気抵抗効果膜30は、もともと膜厚方向に電流を流すことにより磁気抵抗変化を検出する磁気抵抗効果膜である。

【0047】図9に示す実施例においても、下部電極層2をエッティング除去することなく、磁気抵抗効果膜30の磁界検出領域を形成することができるので、磁気抵抗効果膜30の側部に下部電極層材料を付着させることなく製造することができる。また磁気抵抗効果膜30の磁界検出領域をエッティングによるパターニングで形成しているので、従来のMR素子に比べ狭小化を図ることができる。

【0048】図10は、本発明に従うさらに他の実施例の磁気抵抗効果素子を示す断面図である。図10に示す実施例においては、磁気抵抗効果膜として、図9に示す実施例と同様にトンネル接合型の磁気抵抗効果膜が形成されている。図10に示す実施例では、非磁性絶縁層25も、下部電極層2及び強磁性層24と同様に、図2に示す下部電極層2と同様のパターン形状に形成されている。この非磁性絶縁層25の上に、強磁性層26及び上部電極層7を形成した後、図3を参照して説明した製造プロセスによりパターニングしている。

【0049】図10に示す実施例も、図9に示す実施例と同様に、磁気抵抗効果膜30の側部に下部電極層材料が付着することなく製造することができ、かつ磁気抵抗効果膜30の磁界検出領域の狭小化を図ることができる。

【0050】上記各実施例では、磁気抵抗効果膜の上に上部電極層を形成した後、磁気抵抗効果膜と共に上部電極層をパターニングしているが、本発明はこれに限定されるものではない。例えば、上部電極層を形成する前に磁気抵抗効果膜の磁界検出領域の上にレジスト膜を形成

し、これをマスクとしてスパッタリングなどによりエッチングし、図2に示す上部電極層7と下部電極層2の重なり領域のみに磁気抵抗効果膜の所定部分が残るようにパターニングし、この後、磁気抵抗効果膜の上に上部電極層7を形成してもよい。この場合、上部電極層7は選択的に形成されるように、例えば形成領域以外の部分をマスクで覆うリフトオフ法により、所定領域にのみ上部電極層7を形成する。その後、図2に示すように、上部電極層7及び下部電極層2に接続する電極リード層11及び12を形成する。

【0051】また、上記各実施例においては、下部電極層2の上に直接磁気抵抗効果膜10を形成しているが、Ta層及びZr層のように、その上に形成する強磁性層に対し結晶性を高める下地層を下部電極層2の上に形成し、この下地層の上に磁気抵抗効果膜を形成してもよい。

【0052】本発明の磁気抵抗効果素子は、以上の各実施例において説明した各層の具体的な材料に限定されるものではなく、その他の材料を広範に用いることができるものである。また、各層に要求される特性を備える限りにおいてアモルファス材料から構成されてもよい。

### 【0053】

【発明の効果】本発明によれば、磁気抵抗効果膜の膜厚方向に電流を流すことができ、従来より高いMR比を得ることが可能となる。また、磁気抵抗効果膜の側部における電気的短絡を生じるなく製造することができる。さらに、電極間距離により磁界検出領域を形成する従来のMR素子に比べ、磁界検出領域の狭小化を図ることが可能となる。

### 30 【図面の簡単な説明】

【図1】本発明の一実施例の磁気抵抗効果素子を示す断面図。

【図2】図1に示す実施例の磁気抵抗効果素子を示す平面図。

【図3】図1に示す実施例の製造工程を説明するための断面図。

【図4】図1に示す実施例において磁区制御層を設けた構造を示す断面図。

【図5】本発明の他の実施例の磁気抵抗効果素子を示す断面図。

【図6】本発明のさらに他の実施例の磁気抵抗効果素子を示す断面図。

【図7】本発明のさらに他の実施例の磁気抵抗効果素子を示す断面図。

【図8】本発明のさらに他の実施例の磁気抵抗効果素子を示す断面図。

【図9】本発明のさらに他の実施例の磁気抵抗効果素子を示す断面図。

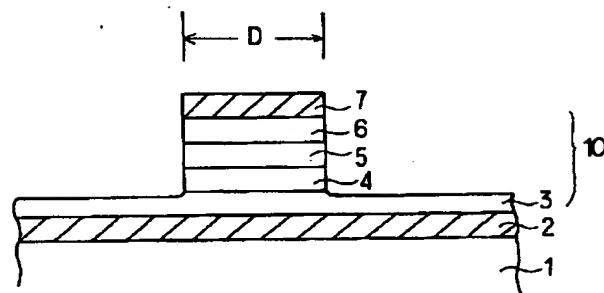
【図10】本発明のさらに他の実施例の磁気抵抗効果素子を示す断面図。

## 【符号の説明】

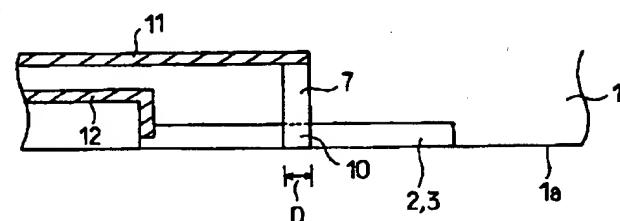
- 1 … 基板  
2 … 下部電極層  
3 … 反強磁性層  
4, 6 … 強磁性層  
5 … 非磁性導電層  
7 … 上部電極層  
9 … レジスト膜  
10 … 磁気抵抗効果膜

- 11, 12 … 電極リード層  
13 … 磁区制御層  
14, 16 … 強磁性層  
15 … 非磁性導電層  
20 … 磁気抵抗効果膜  
24, 26 … 強磁性層  
25 … 非磁性絶縁層  
30 … 磁気抵抗効果膜

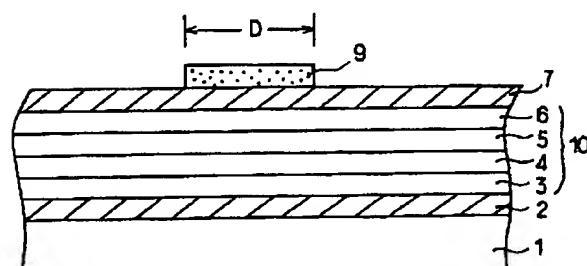
【図1】



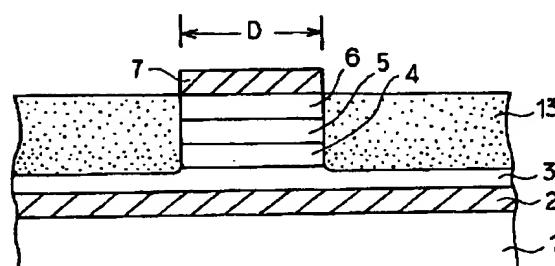
【図2】



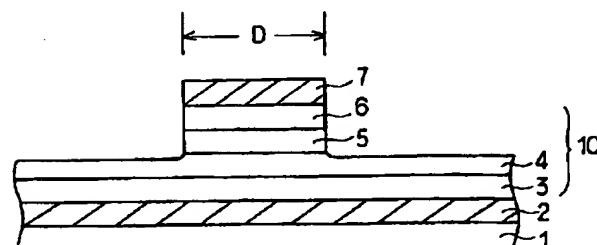
【図3】



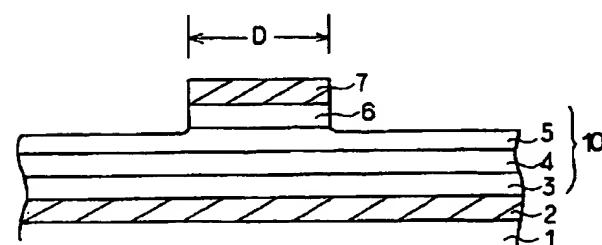
【図4】



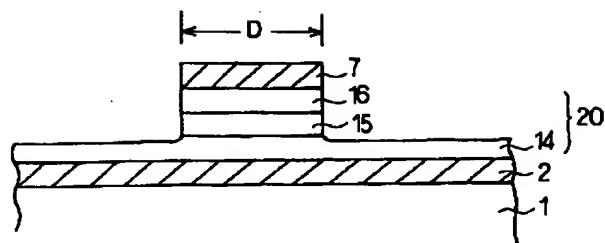
【図5】



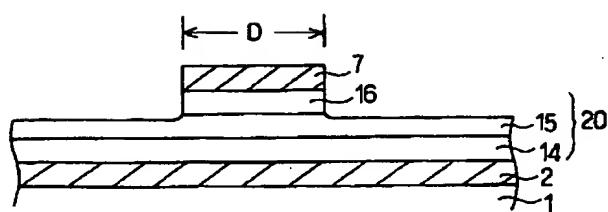
【図6】



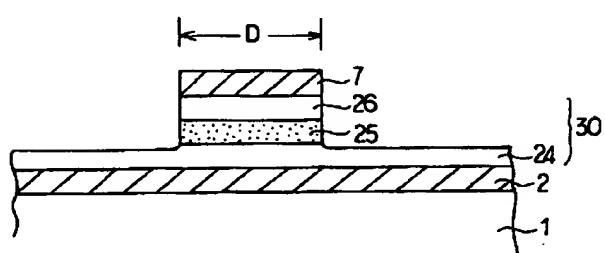
【図7】



【図8】



【図9】



【図10】

